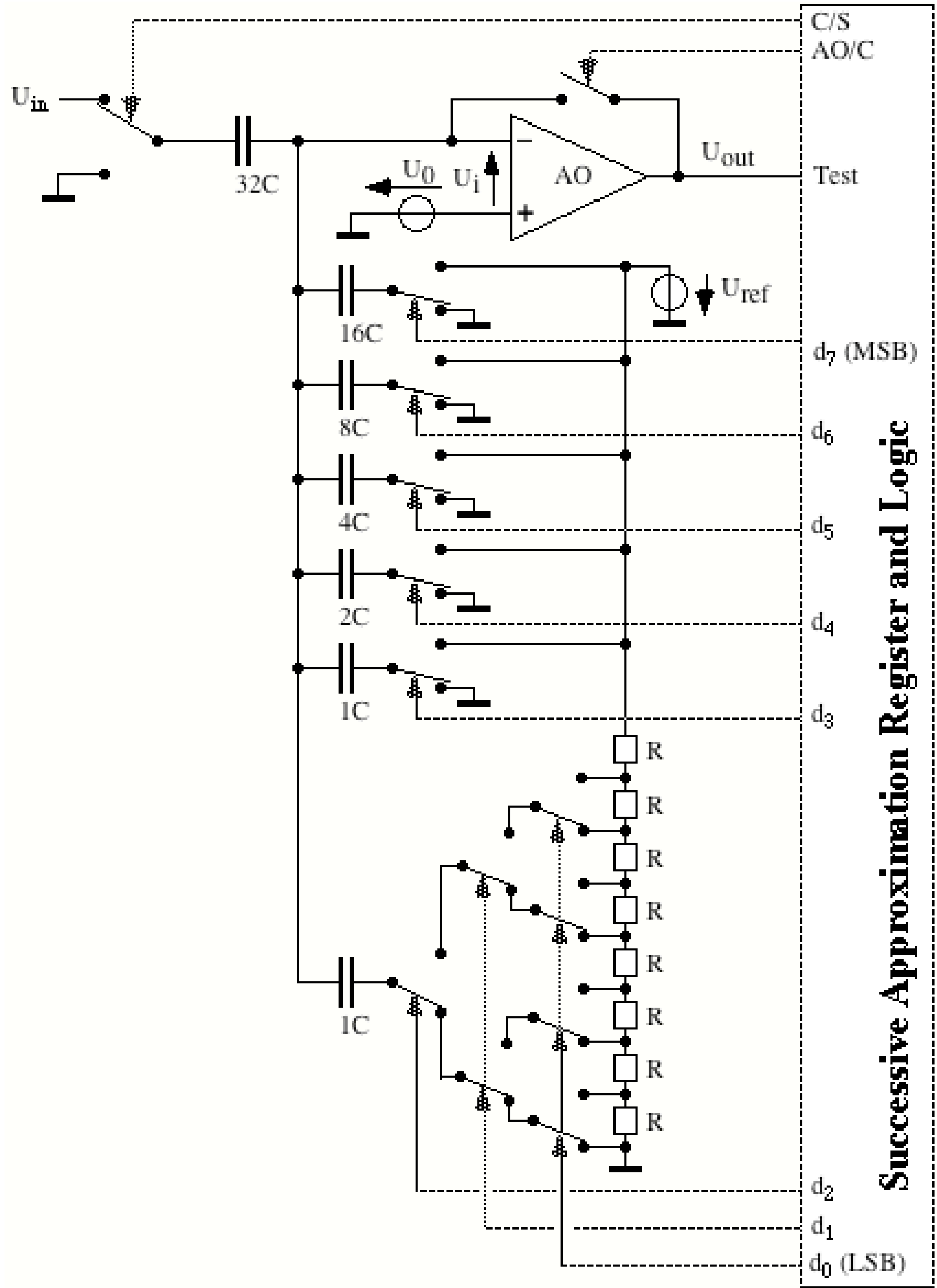
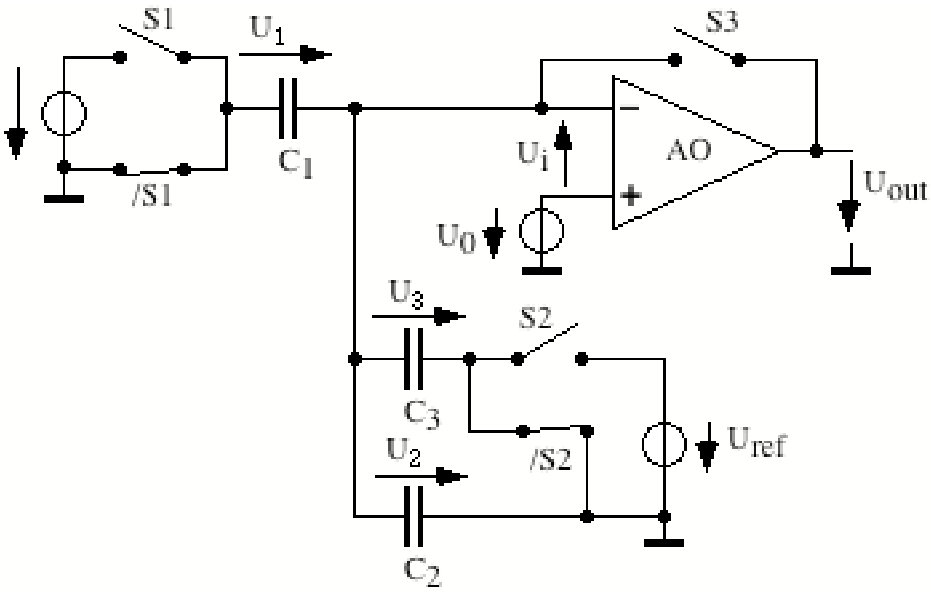
EXERCICE CONVERTISSEURS A-N à APPROXIMATIONS SUCCESSIVES

Convertisseur A-N CMOS à approximations successives

Le CAN dont le schéma de principe est donné ci-dessous, combine astucieusement plusieurs techniques, dont : un échantillonneur du signal d'entrée, un comparateur à compensation d'offset, un CNA à capacités pondérées, un CNA potentiométrique, pour minimiser les exigences de précision et le nombre de composants analogiques à intégrer.



a) Principe du comparateur à échantillonnage.



Phase 1, échantillonnage : S1 ON, /S1 OFF, S2 OFF, /S2 ON et S3 ON.

L'AO est supposé idéal, U_0 modélise l'offset d'un AO CMOS réel.

a1) Déterminer toutes les tensions une fois le circuit stabilisé.

Phase transitoire : Tous les S OFF.

a2) Les tensions aux bornes des capacités changent-elles?

Phase 2, comparaison : S1 OFF, /S1 ON, S2 ON, /S2 OFF et S3 OFF.

a3) Déterminer la tension U_2 une fois le circuit stabilisé.

a4) En déduire la tension U_i et l'état de la sortie en fonction de U_{in} et U_{ref} .

a5) L'offset de l'AO a-t-il une influence ?

b) CAN à approximation successive, étude de la partie à capacités pondérées (d_3 à d_7)

b1) Avec les valeur données des capacités, établir l'expression de la tension de test comparée à U_{in} lors des 5 premières étapes de la conversion à approximations successives (durant ces étapes la dernière capacité 1C est toujours à 0V).**b2)** Donner le détail des opérations pour $U_{in} = 0.6 \cdot U_{ref}$

c) CAN à approximation successive, étude de la partie à CNA potentiométrique (d_0 à d_2)

c1) Avec les valeur données des capacités, établir l'expression de la tension de test comparée à U_{in} lors des 3 dernières étapes de la conversion à approximations successives.

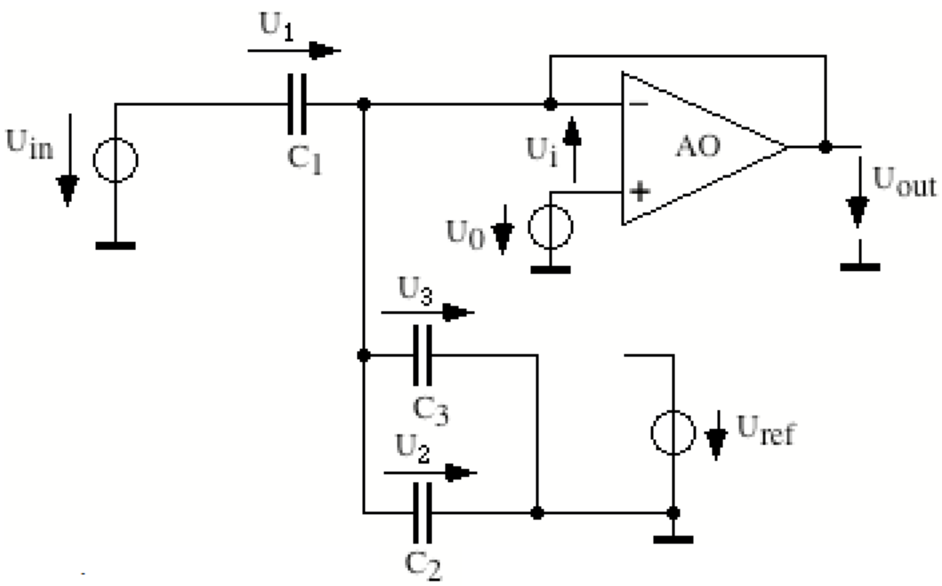
c2) Pour quelle raison a-t-on adopté cette solution plutôt que de conserver le même principe de capacités pondérées pour tous les bits ?

Corrigé

Dans les schémas ci-après, on a C1=32C. Le terme C3 représente la capacité équivalente des cinq condensateurs pondérés (16C, 8C, 4C, 2C, 1C) mis en parallèle (commandés par d7 à d3). Enfin, C2 correspond au condensateur 1C du bas sur le schéma détaillé de l'énoncé (relié à 0 V tant que d2=d1=d0=0).

a) Comparateur à échantillonnage

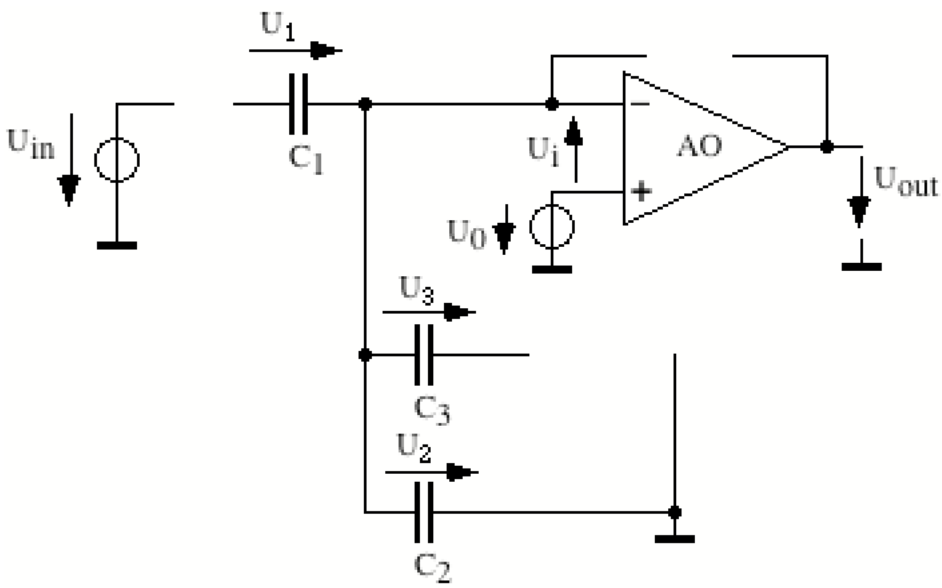
Phase 1, échantillonnage : S1 ON, /S1 OFF, S2 OFF, /S2 ON et S3 ON.



a1) L'AO est en suiveur de tension

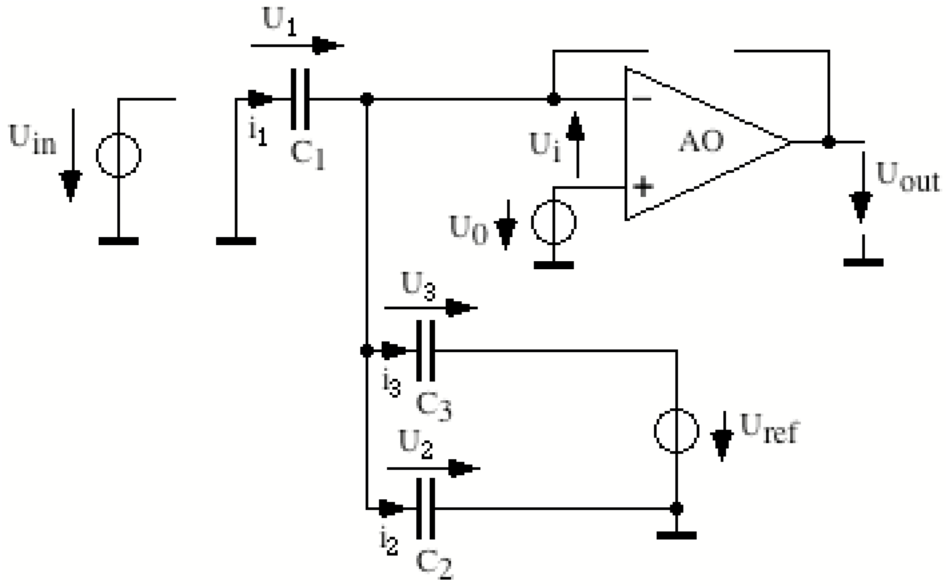
$$\Rightarrow\ U_i(1) = 0\ \Rightarrow\ U_2(1) = U_3(1) = U_0\ \text{ et }\ U_1(1) = U_{in} - U_0$$

Phase transitoire : Tous les S OFF.



a2) Le courant dans toutes les capacités est nul $\Rightarrow$ leur charge et donc la tension à leurs bornes reste inchangée par rapport à la phase 1.

Phase 2, comparaison : S1 OFF, /S1 ON, S2 ON, /S2 OFF et S3 OFF.



a3) $i_1 = i_2 + i_3$

On utilise la relation fondamentale du condensateur : $i(t) = \dfrac{dQ}{dt}$ *et* $Q = C\,U$ *(avec* C *constant), donc* $\Delta Q = \int i(t)\,dt = C\,\Delta U$ *; c'est ce qui permet d'écrire* $\Delta Q_1 = C_1 \Delta U_1$*,* $\Delta Q_2 = C_2 \Delta U_2$*,* $\Delta Q_3 = C_3 \Delta U_3$*.*

$$\Rightarrow\ C_1\,\Delta U_1 = \Delta Q_1 = \int i_1\,dt = \int i_2\,dt + \int i_3\,dt = \Delta Q_2 + \Delta Q_3 = C_2\,\Delta U_2 + C_3\,\Delta U_3$$

$$\Rightarrow\ C_1\big(U_1(2) - U_1(1)\big) = C_2\big(U_2(2) - U_2(1)\big) + C_3\big(U_3(2) - U_3(1)\big)$$

or

$$U_1(2) = -U_2(2) \quad \text{et} \quad U_3(2) = U_2(2) - U_{ref}$$

$$\Rightarrow\ C_1\big(-U_2(2) - U_{in} + U_0\big) = C_2\big(U_2(2) - U_0\big) + C_3\big(U_2(2) - U_{ref} - U_0\big)$$

d'où $$U_2(2) = U_0 + U_{ref}\,\frac{C_3}{C_1 + C_2 + C_3} \; - \; U_{in}\,\frac{C_1}{C_1 + C_2 + C_3}$$

a4) $$U_i(2) = U_0 - U_2(2) = U_{in}\,\frac{C_1}{C_1 + C_2 + C_3} \; - \; U_{ref}\,\frac{C_3}{C_1 + C_2 + C_3}$$

a5) L'AO est en boucle ouverte avec un gain très grand et donc :

$$U_{out}(2) = V_{sat,high} \ \Leftrightarrow\ \text{"1" logique si } U_i(2) > 0$$

$$\Rightarrow\ U_{in}\,\frac{C_1}{C_1 + C_2 + C_3} > U_{ref}\,\frac{C_3}{C_1 + C_2 + C_3}$$

$$U_{out}(2) = V_{sat,low} \ \Leftrightarrow\ \text{"0" logique si } U_i(2) < 0$$

$$\Rightarrow\ U_{in}\,\frac{C_1}{C_1 + C_2 + C_3} < U_{ref}\,\frac{C_3}{C_1 + C_2 + C_3}$$

Ainsi on compare $U_{in}\,\dfrac{C_1}{C_{tot}}$ à $U_{ref}\,\dfrac{C_3}{C_{tot}}$ sans que U_0 n'intervienne. (avec $C_{tot} = C_1 + C_2 + C_3$).

b) CAN à approximation successive, étude de la partie à capacités pondérées $(d_3 \text{ à } d_7)$

b1) Pour l'instant d_2, d_1 et d_0 restent à 0 et donc la capacité $1C$ du bas est connectée à 0V.

Avec les valeurs des capacités données sur le schéma du CAN :

$$C_1 = 32C$$

$$C_{tot} = 32C + 16C + 8C + 4C + 2C + 1C + 1C = 64C$$

$$C_3 = 16C \cdot d_7 + 8C \cdot d_6 + 4C \cdot d_5 + 2C \cdot d_4 + 1C \cdot d_3 \qquad \text{avec } d_i = 0 \text{ ou } 1$$

Dans ce cas on compare :

$$U_{in} \cdot \frac{1}{2} \text{ à } U_{ref} \cdot \left(\frac{1}{4}d_7 + \frac{1}{8}d_6 + \frac{1}{16}d_5 + \frac{1}{32}d_4 + \frac{1}{64}d_3\right) \quad (\text{avec } d_i = 0 \text{ ou } 1)$$

Cela équivaut à comparer :

$$U_{in} \text{ à } U_{ref} \cdot \left(\frac{1}{2}d_7 + \frac{1}{4}d_6 + \frac{1}{8}d_5 + \frac{1}{16}d_4 + \frac{1}{32}d_3\right) \quad (\text{avec } d_i = 0 \text{ ou } 1)$$

La 1ère comparaison se fait entre U_{in} et $U_{ref} \cdot \frac{1}{2}$ en mettant seulement $d_7 = 1$.
Suivant le résultat du test, 1 ou 0, on garde d_7 à 1 ou on remet d_7 à 0, et la 2ème comparaison se fait entre U_{in} et $U_{ref} \cdot \frac{3}{4}$ ou $U_{ref} \cdot \frac{1}{4}$ en mettant $d_6 = 1$.
Et ainsi de suite en mettant d_5, puis d_4, puis d_3 à 1.

b2) Exemple avec $U_{in} = 0{,}6 \cdot U_{ref}$

- $d_7 = 1 : 0{,}6U_{ref} = U_{in} > U_{ref} \cdot \frac{1}{2} = 0{,}5U_{ref}$ $\Rightarrow$ on mémorise $d_7 = 1$
- $d_6 = 1 : 0{,}6U_{ref} = U_{in} < U_{ref} \cdot \frac{3}{4} = 0{,}75U_{ref}$ $\Rightarrow$ on mémorise $d_6 = 0$
- $d_5 = 1 : 0{,}6U_{ref} = U_{in} < U_{ref} \cdot \frac{5}{8} = 0{,}625U_{ref}$ $\Rightarrow$ on mémorise $d_5 = 0$
- $d_4 = 1 : 0{,}6U_{ref} = U_{in} > U_{ref} \cdot \frac{9}{16} = 0{,}5625U_{ref}$ $\Rightarrow$ on mémorise $d_4 = 1$
- $d_3 = 1 : 0{,}6U_{ref} = U_{in} > U_{ref} \cdot \frac{19}{32} = 0{,}59375U_{ref}$ $\Rightarrow$ on mémorise $d_3 = 1$

c) CAN à approximation successive, étude de la partie à CNA potentiométrique $(d_0 \text{ à } d_2)$

c1) Pour déterminer les trois bits de poids faible, on ne commute plus des capacités pondérées sur une tension fixe, mais une capacité fixe de $1C$ sur une tension variable issue d'un CNA potentiométrique à trois bits.

Le potentiel sur la borne droite de la capacité $1C$ du bas vaut :

$$V = U_{ref}\left(\frac{1}{2}d_2 + \frac{1}{4}d_1 + \frac{1}{8}d_0\right) \qquad (\text{avec } d_i = 0 \text{ ou } 1)$$

Ce potentiel influence la tension de comparaison avec le poids : $\dfrac{1C}{C_{tot}} = \dfrac{1}{64}$

Le circuit complet compare donc :

$$U_{in} \cdot \frac{1}{2} \text{ à } U_{ref}\left(\frac{1}{4}d_7 + \frac{1}{8}d_6 + \frac{1}{16}d_5 + \frac{1}{32}d_4 + \frac{1}{64}d_3 + \frac{1}{64}\left(\frac{1}{2}d_2 + \frac{1}{4}d_1 + \frac{1}{8}d_0\right)\right) \quad (\text{avec } d_i = 0 \text{ ou } 1)$$

Cela équivaut à comparer :

$$U_{in} \text{ à } U_{ref}\left(\frac{1}{2}d_7+\frac{1}{4}d_6+\frac{1}{8}d_5+\frac{1}{16}d_4+\frac{1}{32}d_3+\frac{1}{64}d_2+\frac{1}{128}d_1+\frac{1}{256}d_0\right) \quad (\text{avec } d_i = 0 \text{ ou } 1)$$

c2) Cette astuce permet de n'utiliser que 7 capacités avec un rapport $C_{max}/C_{min} = 32$, ce qui donne un $C_{tot} = 64 \cdot C_{min}$, d'où une économie de surface d'intégration par rapport à une solution n'utilisant que des capacités pondérées qui aurait nécessité un rapport $C_{max}/C_{min} = 256$, avec $C_{tot} = 512 \cdot C_{min}$. De plus les rapports entre les capacités pondérées sont plus précis si C_{max}/C_{min} n'est pas trop élevé.

Exemple avec $U_{in} = 0{,}6 \cdot U_{ref}$
On a déjà mémorisé $d_7 = 1,\ d_6 = 0,\ d_5 = 0,\ d_4 = 1,\ d_3 = 1$.

- $d_2 = 1 : 0{,}6U_{ref} = U_{in} < U_{ref} \cdot \frac{39}{64} = 0{,}609375U_{ref}$ $\Rightarrow$ on mémorise $d_2 = 0$
- $d_1 = 1 : 0{,}6U_{ref} = U_{in} < U_{ref} \cdot \frac{77}{128} = 0{,}6015625U_{ref}$ $\Rightarrow$ on mémorise $d_1 = 0$
- $d_0 = 1 : 0{,}6U_{ref} = U_{in} > U_{ref} \cdot \frac{153}{256} = 0{,}59765625U_{ref}$ $\Rightarrow$ on mémorise $d_0 = 1$